

Base Configuration Camera Link規格のカメラI/Fを4ch搭載 PCI Express 2.0×8レーン準拠の フレームグラバボード

Camera Link I/F Board

APX-3312/2

camera : Line/Area | color/monochrome
bus : PCI Express (×8)

開発中

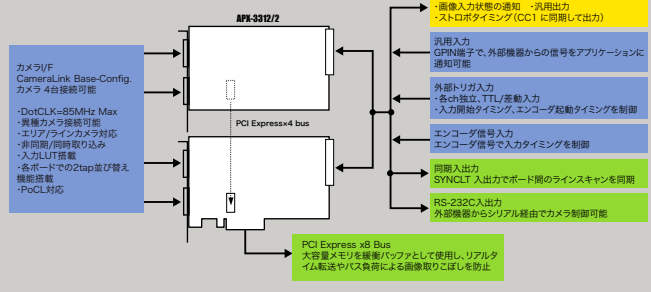


APX-3312/2は、Camera Link規格 Base Configuration×4chのカメラインターフェースを搭載したPCI Express 2.0 × 8レーン準拠のフレームグラバボード。2枚で構成された本製品は、オンボードの128MByteメモリとPCI Express×4lane Busにより、CameraLink Base Config.×4chの画像データを破綻無く取り込むと共に、PCI Expressバス経由で高速にPCのメインメモリへ転送することができます。2枚の基板間はXSMコネクタで接続され、PCIe-Switchを経由することによりPCへはPCI Express×8laneで接続されます。また、入力4chは独立した制御が可能。エリア/ライン両方式のカメラに対応しています。

●主な特長

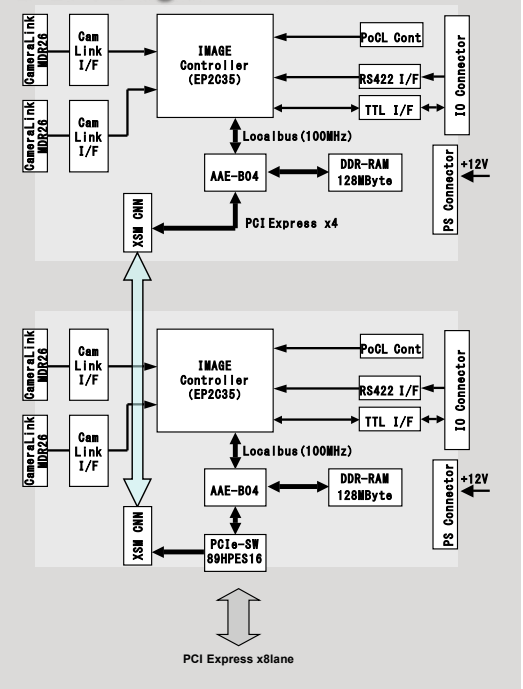
- Camera Link規格Base×4chの独立したI/F
- エリアカメラ/ラインセンサカメラの共用が可能
- 入力LUTを搭載
- 各chに2tapデータ出力の並び替え機能を搭載
- Safe Power方式PoCL規格を採用、カメラへの電源供給可能
- 画像バッファ用メモリ256MByteを搭載
- エンコーダ信号入力(RS-422)による画像入力制御が可能
- 画像入力制御/エンコーダ開始用外部トリガを装備し、外部タイミングでの画像入力開始が可能
- 外部機器とのI/F用に汎用入力ピン、汎用出力ピンを搭載
- 対応ソフトウェア開発キット: ACAPLIB2 AZP-ACAP-O2(Windows XP/Vista) [別売]

機能概要図



※ 1: 4chの同期した画像入力を行うには、各ボードの外部トリガ、エンコーダ等で同期させる必要があります。
※ 2: 入力LUTはB/W 8 ~ 12bit(1Tap/2Tap) 入力時に使用可能です。 ※ 3: I/O 信号を使用する際は別売プラットフォーム(CBL-Z091)が必要です。 ※ 4: エンコーダ信号はベースボード、ドーターボードそれぞれに同じ信号を入力する必要があります。注) 外部トリガ TTL/オープンコレクタ信号入力×4ch (ベース: EXT_TRG_A,B ドーター: EXT_TRG_A,B)は基板内部で+5V/10K ΩでPULL UPされています。

Block Diagram ブロック図



● APX-3312/2 の主な仕様

型名	APX-3312/2
画像入力	<ul style="list-style-type: none"> ・入力I/F CameraLink Base Configuration × 4ch Pix CLK : 20 ~ 85MHz Data : B/W 8 ~ 12bit 1Tap/2Tap, 14 ~ 16bit 1Tap Color 24bit ・4ch 同期 / 非同期取り込み^{*1} ・PoCL 対応 (SafePower 方式) ・入力LUT^{*2} ・各chでの2Tapデータ並び替え機能
I/O 信号 ^{*3}	<ul style="list-style-type: none"> ・エンコーダ × 2ch (エンコーダ 最大周波数 1MHz)^{*4} RS-422 デジタルインタフェース (A, B, Z 相) 内部トリガ、外部トリガ、Z相によるカウントスタート 32bit カウンタ内蔵 32bit, 16bit 比較レジスタ搭載 (一致時に画像入力トリガ発生) ・外部トリガインターフェース TTL/オープンコレクタ信号入力 × 4ch (ベース: EXT_TRG_A,B ドーター: EXT_TRG_A,B) (注) または RS-422 入力 (ENC B,Z) 画像入力開始、エンコーダカウント開始、入力ライン制御用途 ・同期信号入出力 × 2ch (ベース: SYNCLT ドーター: SYNCLT) ・汎用出力 × 4ch (ベース: GPOUT_1,2 ドーター: GPOUT_1,2) TTL/オープンコレクタ出力 ・汎用入力 × 2ch (ベース: GPIN ドーター: GPIN) TTL/オープンコレクタ入力
システム Bus	PCI Express 2.0 Gen2(5.0GT/s) × 8レーン
メモリ	256 MByte (128MByte(32M × 16bit × 2) × 2)
割り込み	画像入力開始、DMA 終了、他
電源	+12V 2.2A (カメラ無給電時)
環境	使用時 温度: 0°C ~ 50°C 湿度: 35% ~ 85% (無結露) 保存時 温度: -20°C ~ 70°C
外形寸法	167.65mm(W) × 111.15(D)mm (PCI Express ハーフサイズ) 2 サイトを使用します。
重量	280g



Base Configuration
**Camera Link規格カメラI/Fを2ch搭載した
 PCI-Express 2.0×8レーン準拠の
 フレームグラバボードです。**

Camera Link I/F Board

APX-3312/1

camera : Line/Area | color/monochrome
 bus : PCI Express (×8)

開発中

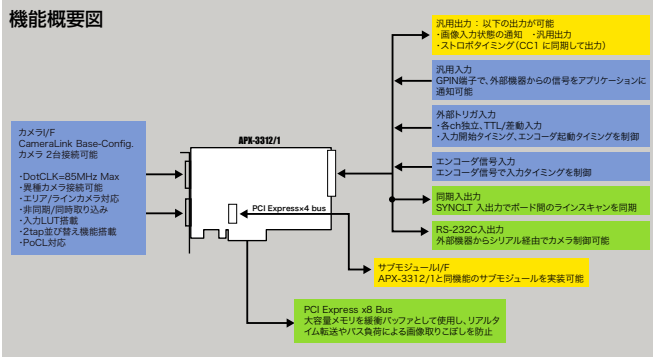


APX-3312/1 は、Camera Link 規 格Base Configuration ×2chのカメラインターフェースを搭載したPCI Express 2.0×8レーン準拠のフレームグラバボード。オンボードの128MByteメモリとPCI Express×4laneにより、Camera Link×2chの画像データを破綻無く取り込むと共に、PCI Express経由で高速にPCのメインメモリへ転送します。また、入力2chは独立した制御が可能で、エリア/ライン両方式のカメラに対応しています。

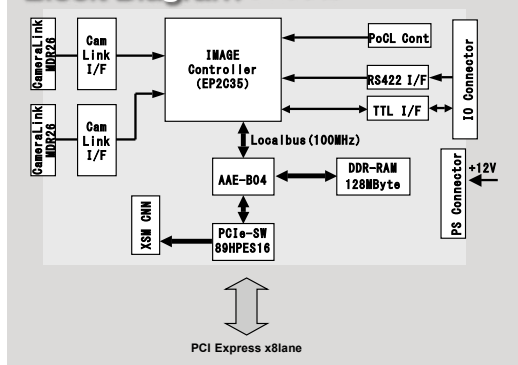
● **主な特長**

- Camera規格Base×2chの独立したカメラI/F
- エリアカメラ/ラインセンサカメラの共用が可能
- 入力LUTを搭載
- 2tapデータ出力の並び替え機能を搭載
- Safe方式のPoCL規格を採用、カメラへの電源供給が可能
- 画像バッファ用メモリ128MByteを搭載
- エンコーダ信号入力(RS-422)による画像入力制御が可能
- 画像入力制御/エンコーダ開始用外部トリガを装備し、外部タイミングでの画像入力開始が可能
- 外部機器とのI/F用に汎用入力ピン、汎用出力ピンを搭載
- 対応ソフトウェア開発キット: ACAPLIB2 AZP-ACAP-02(Windows XP/Vista) [別売]

機能概要図



Block Diagram ブロック図



● **APX-3312/1 の主な仕様**

型名	APX-3312/1
画像入力	<ul style="list-style-type: none"> ・入力 I/F CameraLink Base Configuration × 2ch Pix CLK : 20 ~ 85MHz Data : B/W 8 ~ 12bit 1Tap/2Tap, 14 ~ 16bit 1Tap Color 24bit ・2ch 同期 / 非同期取り込み ・PoCL 対応 (SafePower 方式) ・入力 LUT *1 ・2Tap データ並び替え機能
I/O 信号 *3	<ul style="list-style-type: none"> ・エンコーダ × 1ch (エンコーダ 最大周波数 1MHz) RS-422 デジタルインタフェース (A, B, Z 相) 内部トリガ、外部トリガ、Z 相によるカウントスタート 32bit カウンタ内蔵 32bit、16bit 比較レジスタ搭載 (一致時に画像入力トリガ発生) ・外部トリガインターフェース TTL/ オープンコレクタ信号入力 × 2ch (EXT_TRG_A,B) (注) または RS-422 入力 (ENC_B,Z) 画像入力開始、エンコーダカウント開始、入力ライン制御用途 ・同期信号入出力 × 1ch (SYNCLT) ・汎用出力 × 2ch (GPOUT_1,2) TTL/ オープンコレクタ出力 ・汎用入力 × 1ch (GPIN) TTL/ オープンコレクタ入力
システム Bus	PCI Express 2.0 Gen2(5.0GT/s) × 8 レーン
メモリ	128MByte(32M × 16bit × 2)
割り込み	画像入力開始、DMA 終了、他
電源	+12V 1.14A (カメラ無給電時)
環境	使用時 温度: 0°C ~ 50°C 湿度: 35% ~ 85% (無結露) 保存時 温度: -20°C ~ 70°C
外形寸法	167.65mm(W) × 111.15(D)mm (PCI Express ハーフサイズ)
重量	140g

*1 : 入力 LUT は B/W 8 ~ 12bit(1 Tap/2Tap) 入力時に使用可能です。 *2 : I/O 信号を使用する際は別売プラットフォームケーブル (CBL-Z091) が必要です。注) 外部トリガ TTL/ オープンコレクタ信号入力 × 2ch(EXT_TRG_A,B) は基板内部で +5V/10kΩ で PULL UP されています。

AVAL DATA CORPORATION

株式会社アバールデータ 〒194-0023 東京都町田市旭町1-25-10

お問い合わせ先電話
 本社: 042-732-1030
 大阪オフィス: 06-6886-8989
 (株)アバール長崎: 0957-25-2001

お問い合わせ先FAX
 本社: 042-732-1032
 大阪オフィス: 06-6886-8981
 (株)アバール長崎: 0957-25-2045

Eメール
 sales@avaldata.co.jp

ホームページ
 http://www.avaldata.co.jp



※当社は 品質システム ISO9001、環境システム ISO14001の認証を取得しています。

※記載の会社名及び製品名は各社の商標または登録商標です。※本製品の仕様及び外観は開発中のため発売時には変更されることがあります。

2009年05月現在

※はRoHS対応の製品です。